

# *OpenCores*

*O Open “Hardware” com FPGA*



# Breve Apresentação

- Lucas Teske
- 20 anos
- Formado Técnico em Eletrônica pela ETEc Getúlio Vargas em 2009
- Formado no curso HackerTeen em 2007
- Cursando Bacharelado em Sistemas de Informação na Universidade Federal de São Carlos previsão para término em 2016.
- Conhecimentos em Programação C/C++, Pascal, PHP, Delphi, x86 Assembly, Verilog, Eletrônica Avançada



# Conteúdo da Palestra

- Questão Ambiental e Hardware Reprogramável
- Resumo da história da Lógica Programável
- Lógica Programável Moderna
- Como se trabalha com FPGA
- Funcionamento básico de um FPGA
- FPGA vs Microprocessadores
- Programação para FPGA
- Processamento em Pipeline
- Apresentação de Projetos com FPGA



# Questão Ambiental

- Segundo Greepeace 20 a 50 milhões de toneladas de lixo eletrônico são geradas no mundo a cada ano.
- Dentre os metais encontrados:
  - Arsênio
  - Cádmio
  - Cromo
  - Cobre
  - Chumbo
  - Prata



# *História da Lógica Programável*

- 1970 – Texas desenvolve um circuito integrado programável por máscara chamado TMS2000 e baseado na memória associativa da IBM.
- 1971 – General Eletric (GE) desenvolve um dispositivo lógico programável baseado na tecnologia PROM.
- 1973 – National Semiconductor desenvolveu um dispositivo lógico programável sem registradores de memória.
- 1974 – GE faz um acordo com a Monolithic Memories para desenvolver um dispositivo lógico programável incorporando inovações da GE.
- 1978 – A MMI introduziu um dispositivo chamado PAL (Programmable Logic Array), de arquitetura mais simples pois omitia a matriz programável OR.



# Lógica Programável Moderna

- CPLD – Complex Logic Programmable Device
  - Nível de complexidade entre PAL e FPGA
  - Base de Macro células
- FPGA – Field Programmable Gate Array
  - Desenvolvido pela Xilinx Inc. em 1985

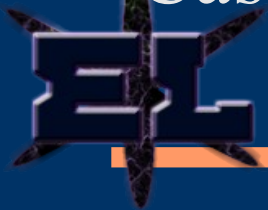


# Como se trabalha com FPGA

1. Descrever a função lógica em um computador.
2. Compilar a função lógica em um computador.
3. Conectar o FPGA ao computador
4. Enviar o binário para o FPGA

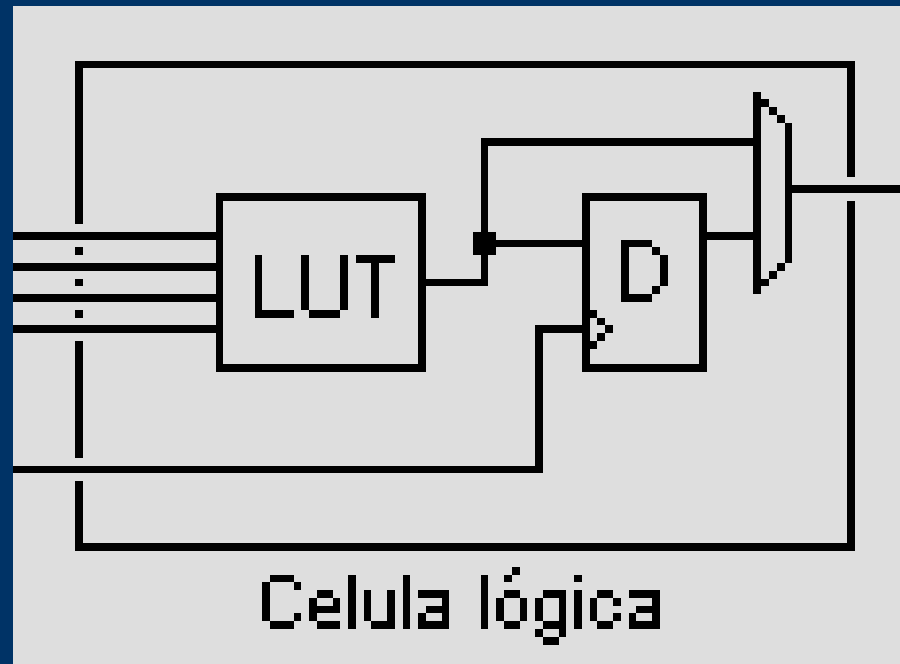
## Observações:

- FPGA baseado em RAM
- Mais rápido do que usar chips com circuito equivalente
- Caso desligado, perde a funcionalidade



# Funcionamento básico de um FPGA

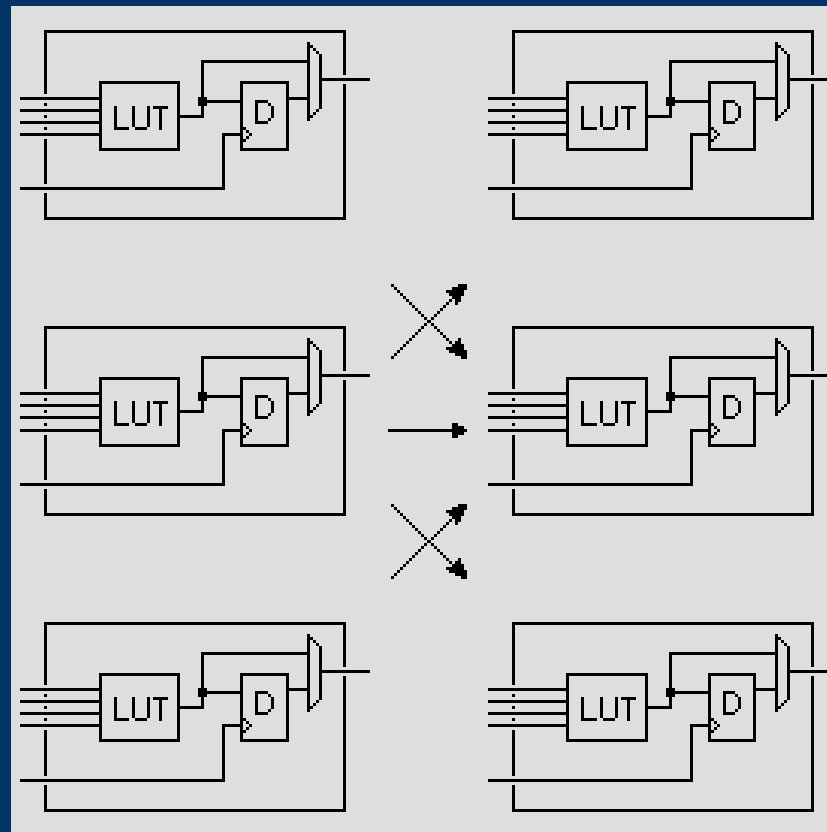
- Construídos a partir de uma célula básica composta de uma LUT (Lookup Table) um Flip-Flop e um Mux.





# Funcionamento básico de um FPGA

- Interconexão de células

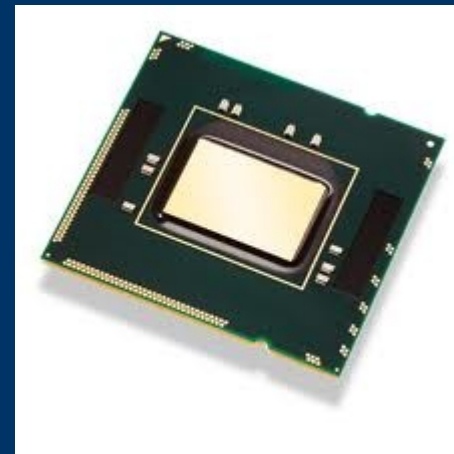


# FPGAs vs Microprocessadores

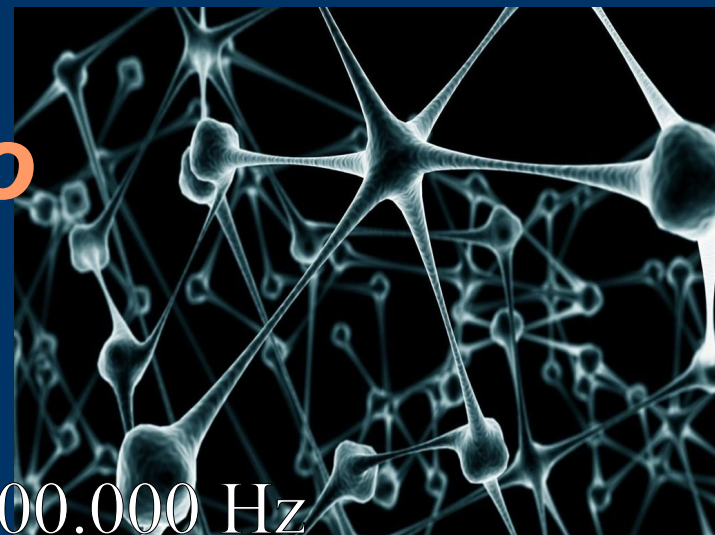
- FPGA = Microprocessador?
- Processador => Processo Sequencial
- FPGA => Processo Paralelo



VS



# Processamento Paralelo



- Cérebro rodando a 20kHz - 20.000 Hz
  - Processador rodando a 2GHz – 2.000.000.000 Hz
  - 1 Milhão de Blocos Neuroniais a 20kHz vs 4 Processadores a 3GHz
- Processador:
- $3.000.000.000 * 4 = 12.000.000.000$  infos/s
- Blocos neuroniais:
- $100.000.000 * 20.000 = 2.000.000.000.000$  infos/s
- 12 Bilhões vs 2 Trilhões de Infos/s



# *Programação para FPGA*

- FPGA pode ser programado em Verilog, VHDL ou Diagrama de Portas/Blocos Lógicos
- Modo texto ou visual
- Pode ser mista entre todas as linguagens



# Verilog

- Semelhante ao pascal

```
reg [5:0] Registrador6bits = 0;
```

```
always @(posedge clock)
```

```
begin
```

```
    Registrador6bits <= Registrador6bits + 1;
```

```
end
```



# VHDL

- Outra linguagem muito usada de programação é o VHDL:

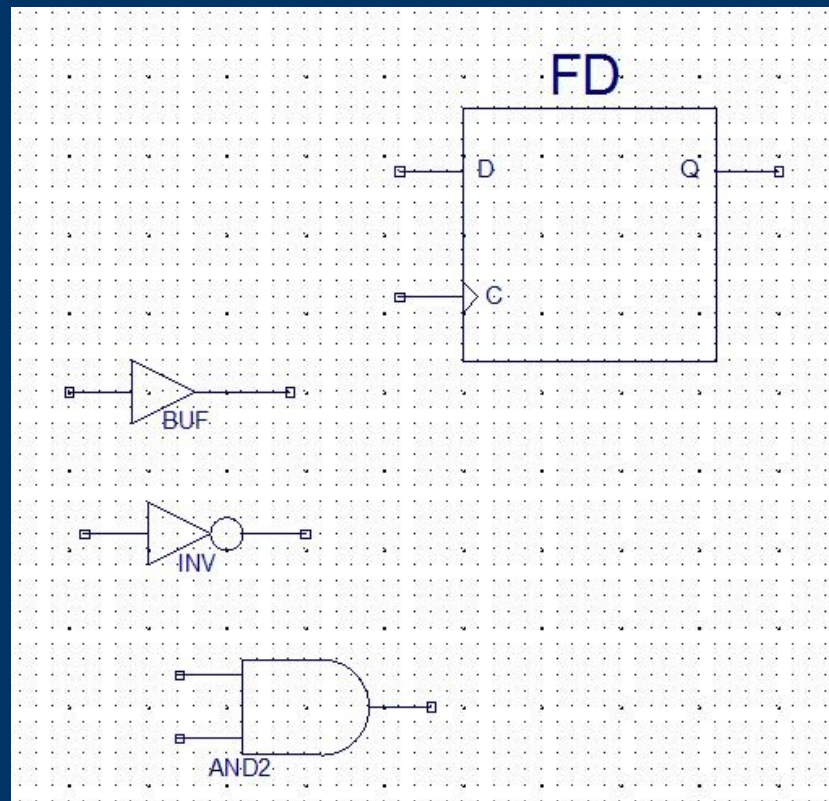
```
architecture behv of contador is
signal Registrador6Bits: std_logic_vector(5 downto 0);
begin
  process(clock)
  begin
    if (clock='1') then
      Registrador6Bits <= Registrador6Bits +1;
    end if;
  end process;

end behv;
```



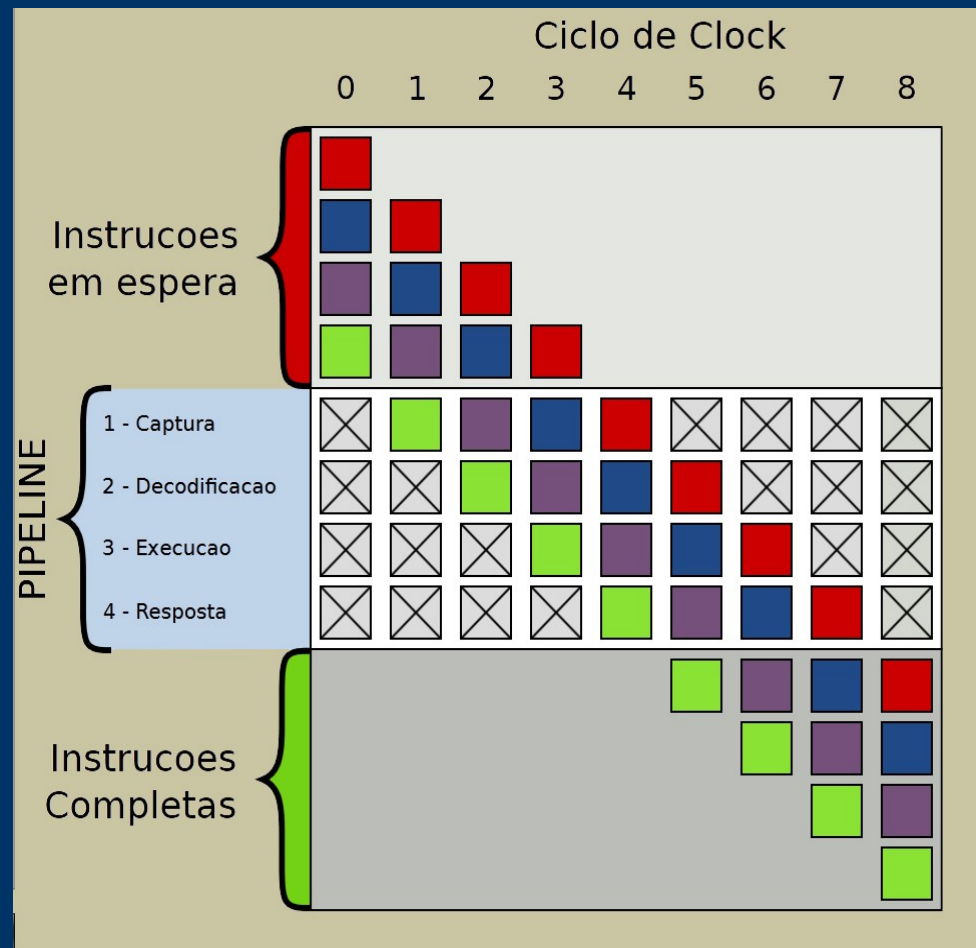
# Diagrama de Portas/Blocos

- Programação visual através de portas lógicas ou blocos pré-prontos



# Processamento em pipeline

- Processo serializado
- Usado hoje em alguns processos como renderização gráfica e cálculos matemáticos





# Exemplo de código

```
#include <stdio.h>

int fatormultiplicador = 5;
int fatormultiplicado = 2;

int resultado = 0;

int main() {

    while ( fatormultiplicador != 0 ) {
        resultado = resultado + fatormultiplicado;
        fatormultiplicador--;
    }
    printf("%d",resultado);
    return 0;
}
```



# Tempo de operação

0) fatormultiplicador = 5 – resultado = 0

1) resultado = 2

2) fatormultiplicador = 4

3) resultado = 4

4) fatormultiplicador = 3

5) resultado = 6

6) fatormultiplicador = 2

7) resultado = 8

8) fatormultiplicador = 1

9) resultado = 10

10) fatormultiplicador = 0

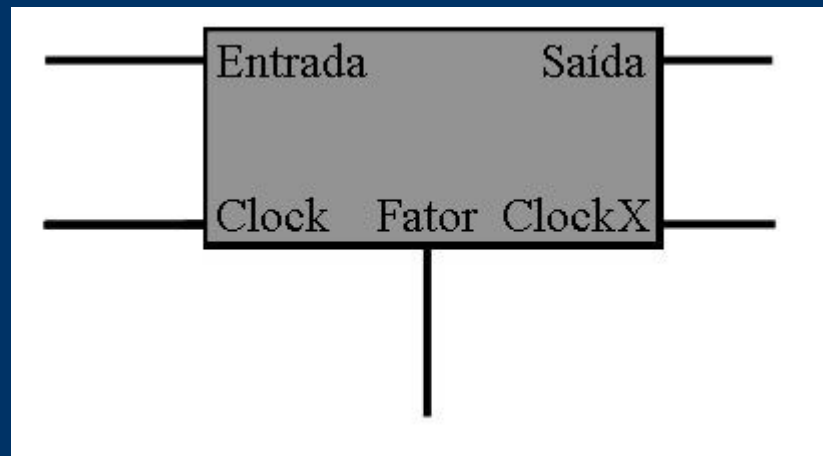
11) FIM

10 ciclos de operação



# Bloco de pipeline

- Bloco com as entradas: Entrada numérica, um clock, um fator numérico.
- Saídas: Saída Numérica e clock ClockX



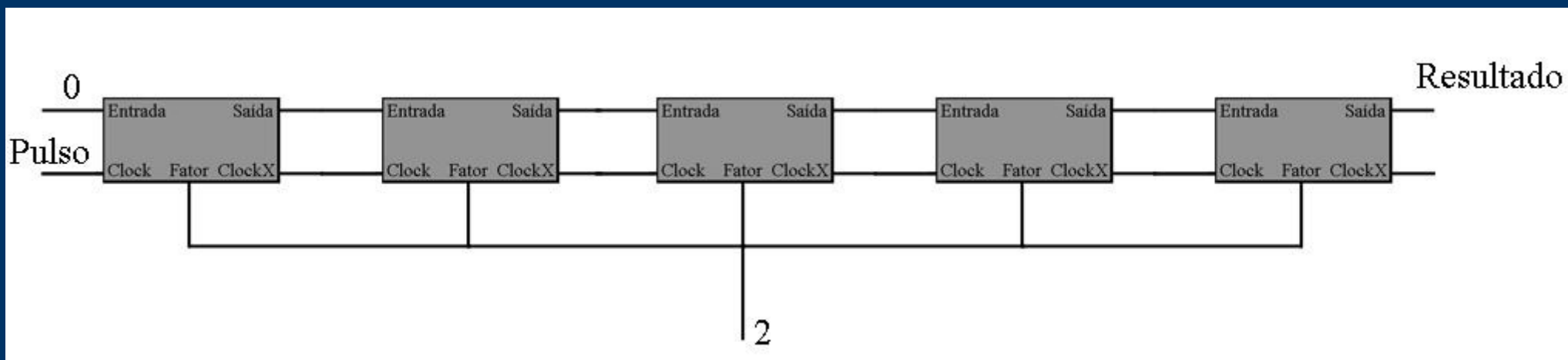
# Blocos associados

- Associando 5 blocos serializados para multiplicar por 5



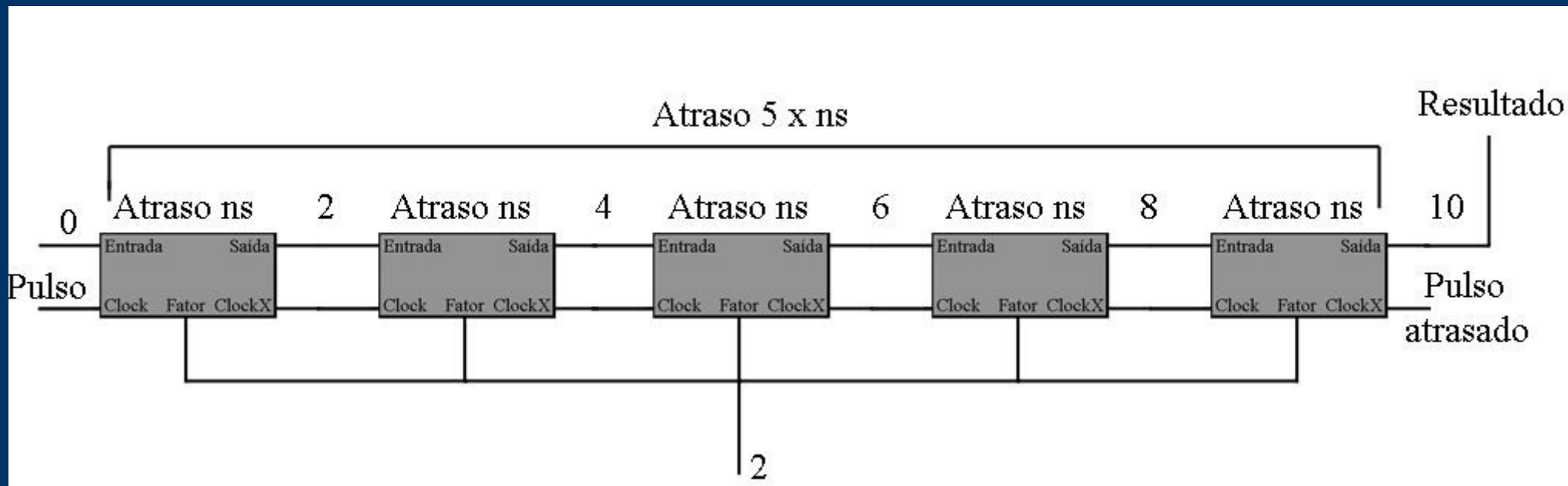
# Inserindo dados ao bloco

- Inserindo 0 na entrada e 2 ao fator, e logo após emitindo um pulso de clock.
- Receber o resultado na última saída



# Após a execução

- Apenas 5 nanosegundos de atraso
- Resultado antes do próximo ciclo



# Projetos com FPGA

- FPGA MD5 Hash Cracker
  - 44 milhões de hashes por minuto a 50MHz
  - Uma hash a cada 68 ciclos
  - <http://infinityexists.com/videos/fpga-md5-cracker/>
- NSA@Home
  - Senha de 8 caracteres em um dia.
  - 800 hashes em paralelo
  - Poder computacional de 240W equivalente a 1500 Athlon FX consumindo 250kW
  - <http://nsa.unaligned.org/index.php>
- FPGA Arduino
  - <http://gadgetforge.gadgetfactory.net/gf/project/wiringide/>



# *Projeto Terminal “Virtual”*

- Bloco de controle da tela de LCD
- Bloco TX/RX Serial
- Bloco RX PS2
- Memória RAM para armazenar os caracteres
- Memória “ROM” para armazenar imagens
- Totalmente implementado por lógica





# *EnergyLabs Brasil e Lucas Teske*

- Site da EnergyLabs Brasil  
<http://www.energylabs.com.br>
- IRC:  
Servidor: [irc.shadowworld.net/6667](irc://irc.shadowworld.net/6667)  
Canal: #dangercenter
- Fórum:  
<http://forum.energylabs.com.br>
- Email:  
[lucas@teske.com.br](mailto:lucas@teske.com.br)  
[lucas@energylabs.com.br](mailto:lucas@energylabs.com.br)



# Bibliografias

- <http://tecnologia.uol.com.br/ultimas-noticias/redacao/2010/02/22/reciclagem-de-lixo-eletronico>
- <http://ambiente.hsw.uol.com.br/lixo-eletronico1.htm>
- [http://www.mundodoquimico.hpg.ig.com.br/metais\\_pesados\\_e\\_seus\\_efeitos.htm](http://www.mundodoquimico.hpg.ig.com.br/metais_pesados_e_seus_efeitos.htm)
- [http://pt.wikipedia.org/wiki/Dispositivo\\_1%C3%B3gico\\_program%C3%A1vel](http://pt.wikipedia.org/wiki/Dispositivo_1%C3%B3gico_program%C3%A1vel)
- <http://pt.wikipedia.org/wiki/CPLD>
- <http://pt.wikipedia.org/wiki/FPGA>
- <http://www.energylabs.com.br/el/ver-documento/813>
- <http://www.energylabs.com.br/el/ver-documento/820>
- [http://en.wikipedia.org/wiki/Instruction\\_pipeline](http://en.wikipedia.org/wiki/Instruction_pipeline)

